

101  
OIPF  
JUN 11 2001

11-8-01

Attorney Docket No. ROH-034

In re patent application of

Kazutaka SHIBATA

Serial No. 09/814,057

Filed: March 22, 2001

Title: SEMICONDUCTOR DEVICE

Group Art Unit: unassigned

Examiner: unassigned

CLAIM TO PRIORITY UNDER 35 U.S.C. §119

Commissioner for Patents  
Washington, D.C. 20231

Sir:

The benefit of the filing date of the following prior application filed in the following foreign country is hereby requested and the right of priority provided under 35 U.S.C. §119 is hereby claimed:

Japanese Patent Appl. No. 2000-089164 filed March 28, 2000

In support of this claim, filed herewith is a certified copy of said original foreign application.

Respectfully submitted,

Dated: June 11, 2001



David K. Benson  
Reg. No. 42,314

RADER, FISHMAN & GRAUER, P.L.L.C  
1233 20<sup>th</sup> Street, N.W., Suite 501  
Washington, DC 20036  
Telephone: (202) 955-3750  
Facsimile: (202) 955-3751



80246-084 (0802-1)

4

本 国 特 許 庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application:

2000年 3月28日

出 願 番 号  
Application Number:

特願2000-089164

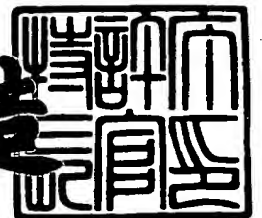
出 願 人  
Applicant(s):

ローム株式会社

2001年 3月30日

特許庁長官  
Commissioner,  
Patent Office

及 川 耕 造



出証番号 出証特2001-3024476

【書類名】 特許願

【整理番号】 PR9-00752

【提出日】 平成12年 3月28日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 23/12  
H01L 23/32

【発明者】

【住所又は居所】 京都市右京区西院溝崎町 2 1 番地 ローム株式会社内

【氏名】 柴田 和孝

【特許出願人】

【識別番号】 000116024

【住所又は居所】 京都府京都市右京区西院溝崎町 2 1 番地

【氏名又は名称】 ローム株式会社

【代理人】

【識別番号】 100087701

【弁理士】

【氏名又は名称】 稲岡 耕作

【選任した代理人】

【識別番号】 100075155

【弁理士】

【氏名又は名称】 亀井 弘勝

【選任した代理人】

【識別番号】 100101328

【弁理士】

【氏名又は名称】 川崎 実夫

【手数料の表示】

【予納台帳番号】 011028

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9401527

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置

【特許請求の範囲】

【請求項 1】

半導体チップと、

この半導体チップの一方表面側に接合され、上記半導体チップと電気接続された配線基板と、

上記半導体チップの他方表面側に接合され、上記配線基板と同じ材料からなる反り防止基板とを含むことを特徴とする半導体装置。

【請求項 2】

上記配線基板の上記半導体チップとは反対側の表面に、表面実装用の外部接続部材が配置されていることを特徴とする請求項 1 記載の半導体装置。

【請求項 3】

上記反り防止基板は別の配線基板であって、この反り防止基板の上記半導体チップとは反対側に、当該反り防止基板に電気接続された別の半導体チップが接合されていることを特徴とする請求項 1 または 2 記載の半導体装置。

【請求項 4】

上記配線基板と上記反り防止基板との間に、これらを電気接続するための配線材が介装されていることを特徴とする請求項 1 ないし 3 のいずれかに記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、半導体チップをたとえばフィルム状の配線基板上に接合した構成の半導体装置に関する。

【0002】

【従来の技術】

半導体装置の実装面積を減少させるために、半導体チップ自身とほぼ同等の大きさの IC パッケージであるチップサイズパッケージについての開発が従来から

行われている。チップサイズパッケージ型の半導体装置の一つの形態に、表面実装型のパッケージがある。この表面実装型のパッケージでは、薄型の半導体チップが、フィルム状の配線基板上に接合され、このフィルム状の配線基板が、電子機器内の実装基板上に実装される。半導体チップと接合される配線基板は、半導体チップの周縁部に配列された複数のパッドを再配線して配線基板の下面に二次元配列された半田ボールと接続する内部配線を有している。

【 0 0 0 3 】

【発明が解決しようとする課題】

ところが上述のような構成では、極めて薄型の半導体チップを、これとは熱膨張係数の異なる配線基板に接合した構造であるので、環境温度の変化に伴って、パッケージに反りが生じるという問題がある。

そこで、この発明の目的は、上述の技術的課題を解決し、薄型の半導体チップを配線基板に接合した構造でありながら反りが生じることを防止できる半導体装置を提供することである。

【 0 0 0 4 】

【課題を解決するための手段および発明の効果】

状況の目的をを達成するための請求項 1 記載の発明は、半導体チップと、この半導体チップの一方表面側に接合され、上記半導体チップと電気接続された配線基板と、上記半導体チップの他方表面側に接合され、上記配線基板と同じ材料からなる反り防止基板とを含むことを特徴とする半導体装置である。

この発明によれば、半導体チップは、同一材料からなる配線基板および反り防止基板（たとえば、絶縁材料からなる。）で挟持されるので、たとえ半導体チップが、厚さ 1 0 0  $\mu$  m 程度の薄型のものであっても、環境温度の変化によりパッケージに反りが生じるおそれがない。すなわち、環境温度が変化した時には、半導体チップの両面において、熱膨張または熱収縮が等しく生じるので、パッケージに反りが生じることを防止できる。

【 0 0 0 5 】

請求項 2 記載の発明は、上記配線基板の上記半導体チップとは反対側の表面に、表面実装用の外部接続部材が配置されていることを特徴とする請求項 1 記載の

半導体装置である。

この構成によれば、配線基板の半導体チップとは反対側の表面に、表面実装用の外部接続部材（半田ボールやランドなど）が設けられているので、この半導体装置を電子機器内の実装基板に表面実装することができる。

【0006】

請求項3記載の発明は、上記反り防止基板は別の配線基板であって、この反り防止基板の上記半導体チップとは反対側に、当該反り防止基板に電気接続された別の半導体チップが接合されていることを特徴とする請求項1または2記載の半導体装置である。

この構成によれば、反り防止基板を挟んでさらに別の半導体チップを積層することができるので、半導体チップのいわゆる三次元実装が可能になる。これにより、半導体チップの高密度実装が可能になるから、結果として、半導体装置の実質的な集積度を向上することができる。

【0007】

請求項4記載の発明は、上記配線基板と上記反り防止基板との間に、これらを電気接続するための配線材が介装されていることを特徴とする請求項1ないし3のいずれかに記載の半導体装置である。

この構成によれば、配線基板と反り防止基板との間に電気接続用の接続部材が配置されるので、反り防止基板（配線基板としての機能を有する）に接合された別の半導体チップを、配線基板に電気接続することができる。

【0008】

同様にして、当該別の半導体チップの上面に配線基板と同じ材料からなる反り防止基板を配置して三層以上の三次元積層構造を構成することもできる。この場合に、配線基板と反り防止基板との間および各層の反り防止基板の間に配線材を配置することが好ましい。これにより、各層の半導体チップ間および／または各層の半導体チップと配線基板との間の電気接続を達成することができる。

【0009】

【発明の実施の形態】

以下、添付図面を参照してこの発明の実施の形態について説明する

図 1 は、この発明の一実施形態に係る半導体装置の構成を説明するための図解的な断面図である。この半導体装置は、薄型の半導体チップ 1 と、この半導体チップ 1 を挟持するように設けられた配線基板 2 および反り防止基板としての絶縁板 3 とを含み、平面視において半導体チップ 1 自身の大きさとほぼ同程度の大きさに構成されたチップサイズパッケージ型の装置である。

【0010】

半導体チップ 1 は、その活性表面を配線基板 2 に対向させて配置されている。この半導体チップ 1 の活性面には、半田ボール 4 が、その周縁に沿って複数個配列されて形成されている。この半田ボール 4 を介して、半導体チップ 1 が配線基板 2 と接合されており、これにより、半導体チップ 1 の内部回路が配線基板 2 に電気接続されている。

配線基板 2 は、たとえばフィルム状の基板であって、半導体チップ 1 の半田ボール 4 に接続される内部配線（図示せず）を備えている。この内部配線は、配線基板 2 の半導体チップ 1 とは反対側の表面に二次元的に配列されている複数個の半田ボール 5（表面実装用外部接続部材）に接続されている。配線基板 2 の内部配線は、半導体チップ 1 の周縁に沿って配列された半田ボール 4 をそれぞれ配線基板 2 の下面に二次元的に配列された半田ボール 5 に接続するように形成されている。

【0011】

一方、半導体チップ 1 の配線基板 2 とは反対側の表面には、絶縁板 3 がたとえば、接着剤によって貼り付けられて接合されている。この絶縁板 3 は、配線基板 2 を構成する絶縁材料と同じ絶縁材料を用いて作製されている。そして、この絶縁板 3 の厚さは、配線基板 2 の厚さとほぼ等しくされている。

これにより、半導体チップ 1 の活性面および非活性面には、それぞれ等しい熱膨張係数の板状体である配線基板 2 および絶縁板 3 が接合されていることになる。したがって、環境温度が変化した場合に、半導体チップ 1 の活性面および非活性面において、熱膨張または熱収縮が等しく生じるから、当該半導体装置の使用時または保管時などに、パッケージに反りが生じるおそれがない。

【0012】



このチップサイズパッケージ型の半導体装置は、配線基板 2 の下面に設けられた複数の半田ボール 5 を電子機器に設けられたより大きな実装基板 1 0 に電気接続させることによって、この電子機器に装着される。

図 2 は、この発明の第 2 の実施形態に係る半導体装置の構成を説明するための図解的な断面図である。なお、この図 2 において、上述の図 1 に示された各部に対応する部分には、図 1 の場合と同一の参照符号を付して示す。

#### 【0013】

この半導体装置も、上述の図 1 に示された第 1 の実施形態の場合と同じく、平面視における全体の大きさが半導体チップ自身の大きさにほぼ等しい、いわゆるチップサイズパッケージ型のものである。

この実施形態の半導体装置は、複数の薄型半導体チップ 1 1, 1 2, 1 3 を積層して構成されている。すなわち、配線基板 2 上に第 1 の半導体チップ 1 1 が実装されており、この半導体チップ 1 1 上に、配線基板 2 1 を介して第 2 の半導体チップ 1 2 が積層されており、この第 2 の半導体チップ 1 2 上に、配線基板 2 2 を介して第 3 の半導体チップ 1 3 が積層されている。

#### 【0014】

第 1 の半導体チップ 1 1 は、上述の第 1 の実施形態における半導体チップ 1 の場合と同じく、その活性面に形成された半田ボール 4 を配線基板 2 に接合させることによって、この配線基板 2 を介して電子機器内のより大きな実装基板に電気接続できるようになっている。

第 1 の半導体チップ 1 1 と第 2 の半導体チップ 1 2 との間に介装される配線基板 2 1 は、第 1 の半導体チップ 1 1 に対しては、その活性面および非活性面の熱膨張の差を補償する反り防止基板として機能する。そして、この配線基板 2 1 は、第 2 の半導体チップ 1 2 に対しては、外部との電気接続のための配線基板として機能している。すなわち、配線基板 2 1 は、第 2 の半導体チップ 1 2 の活性面に形成された複数の半田ボール 4 1 に電気接続される複数の内部配線（図示せず）を有している。この内部配線は、配線基板 2 1 の下面、すなわち第 1 の半導体チップ 1 1 側の面に設けられた層間接続部材 5 1（配線材）に接続されている。

## 【 0 0 1 5 】

層間接続部材 5 1 は、配線基板 2 および配線基板 2 1 の各内部配線間を接続するように、第 1 の半導体チップ 1 1 の周囲に複数個配列されて設けられている。配線基板 2 1 の内部配線がこの層間接続部材 5 1 に接続されることによって、第 2 の半導体チップ 1 2 は、半田ボール 4 1 および配線基板 2 1 の内部配線ならびに層間接続部材 5 1 を介して、配線基板 2 に電気接続されることになる。層間接続部材 5 1 は、配線基板 2 の内部配線に接続されているから、第 2 の半導体チップ 1 2 と第 1 の半導体チップ 1 1 との間の電気接続が可能であるとともに、第 2 の半導体チップ 1 2 と当該半導体装置が実装される電子機器内の実装基板との間の電気接続も可能である。

## 【 0 0 1 6 】

第 3 の半導体チップ 1 3 に関しても同様の構造がとられている。すなわち、第 2 の半導体チップ 1 2 と第 3 の半導体チップ 1 3 との間に介装された配線基板 2 2 は、第 2 の半導体チップ 1 2 に対して、その活性面および非活性面の間の熱膨張係数の差を補償するための反り防止基板として機能する。

第 3 の半導体チップ 1 3 の活性面に設けられた複数の半田ボール 4 2 は、配線基板 2 2 の内部配線（図示せず）に接続されている。この配線基板 2 2 の内部配線は、配線基板 2 1, 2 2 の間に配置された層間接続部材 5 2 にそれぞれ接続されている。層間接続部材 5 2 は、第 2 の半導体チップ 1 2 の周囲に、複数個配列されて設けられている。この層間接続部材 5 2 は、配線基板 2 1 の内部配線に接続されている。

## 【 0 0 1 7 】

これにより、第 3 の半導体チップ 1 3 は、第 1 または第 2 の半導体チップ 1 1, 1 2 に電気接続できるほか、当該半導体装置が実装される電子機器内の実装基板にも電気接続をすることができるようになっている。

第 3 の半導体チップ 1 3 の上面、すなわち非活性面には、絶縁板 3 がたとえば接着剤により貼り付けられている。

配線基板 2, 2 1, 2 2 および絶縁板 3 は、いずれも同じ縁材料を用いて構成されており、かつそれらの厚さがほぼ等しく形成されている。したがって、第 1

、第2および第3の半導体チップ11、12、13については、各活性面および非活性面における熱膨張また熱収縮がそれぞれに等しく生じるので、環境温度の変化によりいずれかの半導体チップに反りが生じることがない

以上、この発明の2つの実施形態について説明したが、この発明は、他の形態でも実施することができる。すなわち、上述の2つの実施形態においては、最下層に位置する配線基板2の下面に半田ボール5を複数個配列した、いわゆるボールグリッドアレイの形式の半導体装置について説明したけれども、半導体装置装置と電子機器の内部の実装基板などとの接続は、他の形式の外部端子によっても行うことができる。すなわち、配線基板2の下面に半田ボール5を設けずに、配線基板2の内部配線に接続された平坦な端子部（ランド）を露出させておく、ランドグリッドアレイ形式が採用されてもよい。

#### 【0018】

また、上述の第2の実施形態では、3つの半導体チップ11、12、13を積層した例について説明したけれども、2層構造の半導体装置や、4層以上に半導体チップを積層した構造も同様にして実現できる。

さらに、上述の実施形態においては、半導体チップの配線基板への接合を半田ボールで行うようにしているが、半導体チップの表面に金などの耐酸化性金属からなるバンプを形成し、これを配線基板の表面に設けた金めっき部などに接合するようにして、半導体チップを配線基板に接合してもよい。

#### 【0019】

その他、特許請求の範囲に記載された技術的事項の範囲で種々の設計変更を施すことが可能である。

#### 【図面の簡単な説明】

##### 【図1】

この発明の第1の実施形態に係る半導体装置の構成を説明するための図解的な断面図である。

##### 【図2】

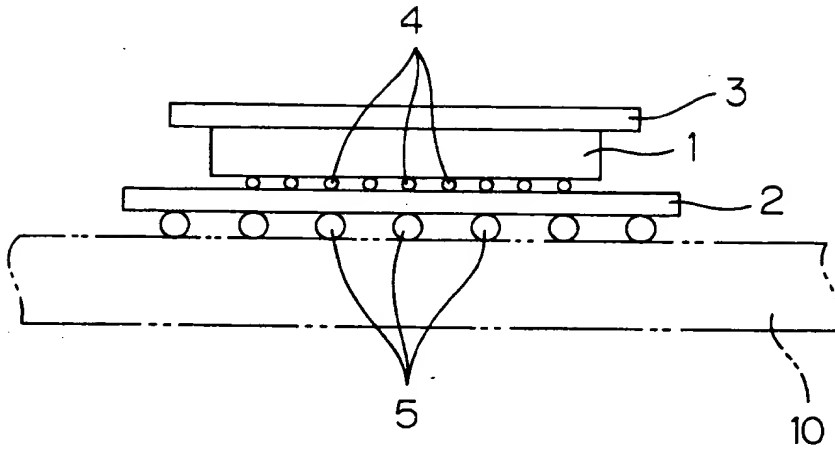
この発明の第2の実施形態に係る半導体装置の構成を説明するための図解的な断面図である。

【符号の説明】

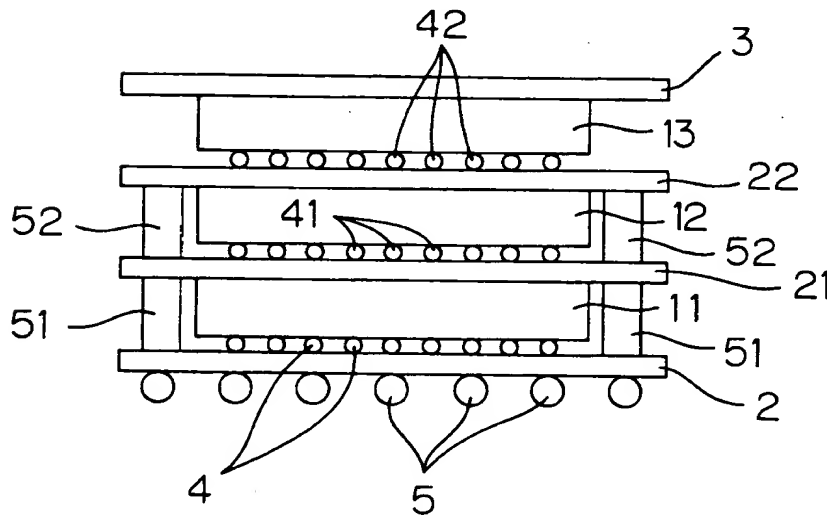
- 1     半導体チップ
- 2     配線基板
- 3     絶縁板（反り防止基板）
- 5     半田ボール
- 1 1   半導体チップ
- 1 2   半導体チップ
- 1 3   半導体チップ
- 2 1   配線基板（反り防止基板）
- 2 2   配線基板（反り防止基板）
- 5 1   層間接続部材
- 5 2   層間接続部材

【書類名】 図面

【図 1】



【図 2】



【書類名】 要約書

【要約】

【課題】 薄型の半導体チップを配線基板に接合した構造の半導体装置の反りを防止する。

【解決手段】 半導体チップ 1 は、活性面側において、半田ボール 4 を介して配線基板 2 に接合されている。半導体チップ 1 の非活性面には、配線基板 2 と同じ材料からなる絶縁板 3 が接合されている。

【効果】 半導体チップ 1 の活性面および非活性面において、熱膨張および熱収縮が等しく生じる。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000116024]

1. 変更年月日 1990年 8月22日

[変更理由] 新規登録

住 所 京都府京都市右京区西院溝崎町21番地

氏 名 ローム株式会社